

# LES PORTES LOGIQUES

Ce chapitre explique comment les transistors sont utilisés pour construire les mailles élémentaires de la logique numérique : les portes.

## Préliminaire : terminologie

- Lorsqu'on branche deux appareils ou plus (interrupteurs, lampes de chevet, téléphones, transistors...) l'un derrière l'autre dans un circuit électrique, le branchement est appelé *montage série*.

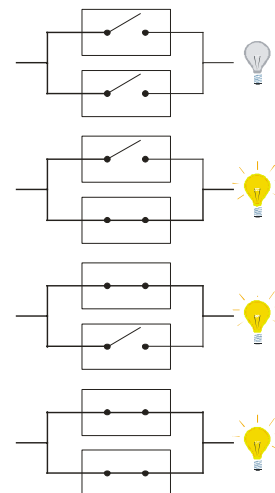
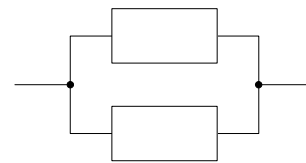
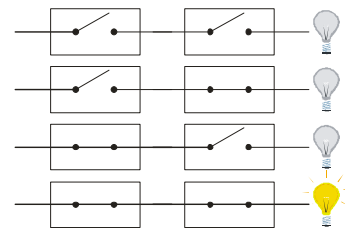
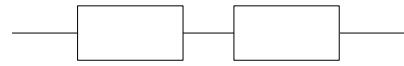
S'il s'agit d'interrupteurs, le courant ne passe que si les deux interrupteurs laissent passer le courant.

Cela s'apparente au cas d'une lampe de chevet, ou d'une lampe halogène de salon, possédant son propre interrupteur, et branchée à une prise commandée par un interrupteur mural : rien n'est plus frustrant, en entrant dans une pièce sombre, que de s'apercevoir que l'interrupteur mural n'a aucun effet sur la lampe, car l'interrupteur de son cordon d'alimentation est en position "éteinte". En effet, la lampe ne sera allumée que si les deux interrupteurs (de l'appareil et mural), placés l'un derrière l'autre dans le circuit électrique, laissent passer le courant. Il ne reste plus qu'à tâtonner dans le noir en évitant les chaises...

- Lorsque les appareils sont branchés l'un à côté de l'autre, il s'agit d'un *montage parallèle*.

S'il s'agit d'interrupteurs, le courant passe si au moins un des deux interrupteurs laisse passer le courant.

Cela s'apparente à la commande de lève-vitre de votre voiture, pour la vitre avant droite, généralement commandable par le passager, mais également par le conducteur : il suffit d'appuyer sur une des deux commandes (passager ou conducteur), pour que la vitre manœuvre.



## FACE A UN JOUEUR CONTRARIANT

### Définition

Supposons un joueur ayant à sa disposition des jetons blancs et des jetons noirs. On lui présente un jeton, blanc ou noir. Le rôle qu'on lui assigne est de présenter un jeton de la couleur opposée à celui qui lui est présenté.

Il remplit donc une fonction (simple, il est vrai, mais il a eu une enfance très difficile), dont on peut présenter l'ensemble des possibilités par le tableau ci-contre :

Jeton présenté	Réponse
○	●
●	○

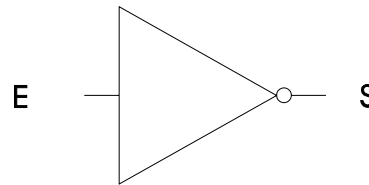
La fonction définie s'appelle la fonction *NON* (ou *inverseur*). Le jeton présenté constitue l'*entrée* de la fonction, la réponse constituant sa *sortie*.

La notation couramment utilisée est 0 pour un jeton noir, 1 pour un jeton blanc. Cette notation est issue de l'« algèbre de Boole », du nom du mathématicien anglais du XIX<sup>ème</sup> siècle qui l'a mise au point, où 0 représente en fait la valeur « faux », 1 la valeur « vrai ».

Le tableau ci-dessus peut alors s'écrire comme ci-contre, où il prend le nom de *table de vérité* (puisque 0 et 1 décrivent un état faux ou vrai), ce qui fait porter à ces processus l'appellation *opérations logiques* :

Entrée E	Sortie S
1	0
0	1

Sa symbolique de la fonction NON est la suivante :



Cette fonction est la plus simple des fonctions que nous aborderons dans ce chapitre. Bien que toute logique numérique repose sur ce type d'éléments de base, il est parfaitement inutile d'apprendre par cœur leurs tables de vérité. Il suffit de bien comprendre la logique qui préside à leur élaboration, à partir de leur nom, suffisamment explicite : ainsi, on retrouve inmanquablement le résultat de l'opération réalisée.

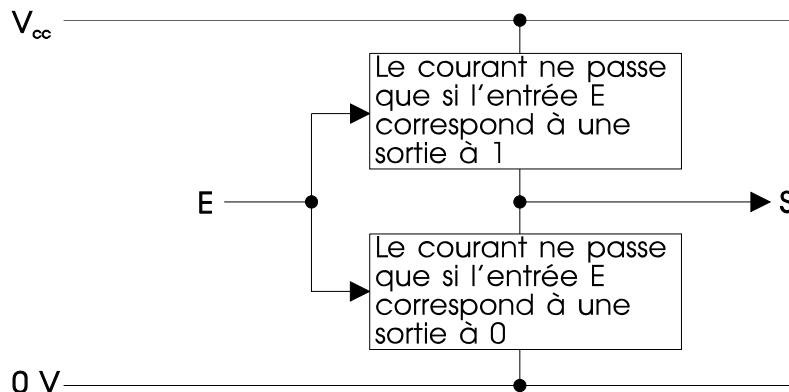
NON X est noté  $\bar{X}$ .

### Construction

On la construit dans les circuits intégrés par une combinaison adaptée de transistors, le 1 (ou jeton blanc, ou "vrai") étant matérialisé par un fil porté à la tension Vcc d'alimentation électrique du circuit, le 0 (ou jeton noir, ou "faux") étant matérialisé par un fil porté à une tension nulle (0 V = 0 Volt). Le principe de réalisation d'une fonction en technologie CMOS est de constituer deux ensembles logiques parfaitement complémentaires (d'où le C de CMOS : Complementary MOS = MOS complémentaire) :

- l'un reliant la sortie à Vcc si l'entrée correspond à une sortie à 1 selon la table de vérité (et isolant Vcc de la sortie sinon).
- l'autre reliant la sortie à 0 V si l'entrée correspond à une sortie à 0 selon la table de vérité (et isolant 0 V de la sortie sinon).

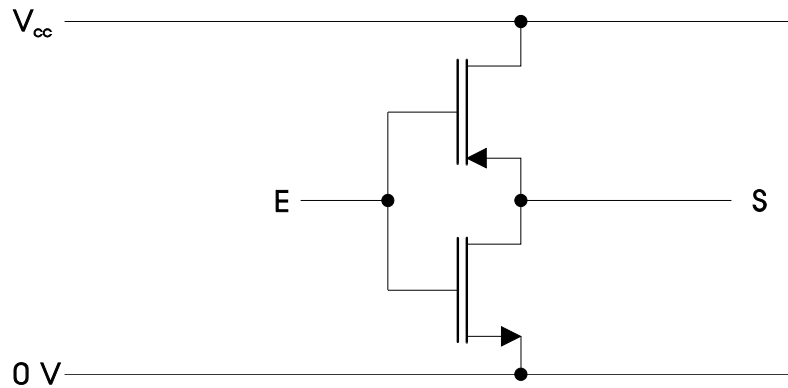
La construction pourra donc toujours suivre le schéma de principe suivant :



A tout moment, il n'y a qu'un ensemble passant, l'autre étant isolant. Cette construction présente l'avantage qu'en aucun cas (hormis les courts instants de commutation des transistors) il ne circule de courant entre 0V et Vcc, d'où une consommation de courant réduite, et donc un échauffement limité.

Nous utiliserons systématiquement les transistors canal p dans l'ensemble relié à Vcc, les transistors canal n dans celui relié à 0V. Les transistors MOS à canal n et p ayant des fonctionnements parfaitement inversés (vis-à-vis de leur état passant ou bloqué, en fonction de la tension appliquée à la grille), une fois qu'on aura défini le câblage des transistors canal p de l'ensemble relié à Vcc, celui des transistors canal n de l'ensemble relié à 0V sera déduit par (anti)symétrie : à des transistors canal p montés en parallèle correspondent des transistors canal n montés en série, et inversement.

Dans le cas de notre inverseur, la réalisation est directe : le transistor canal p réalise de lui-même une fonction inverseur. Donc, l'ensemble relié à Vcc est composé d'un transistor canal p. Donc, par antisymétrie, l'ensemble relié à 0V se compose d'un transistor canal n.



On voit par le schéma que :

- lorsque E est à 1, le transistor du haut est bloqué (car il s'agit d'un canal p) et donc "isolant", le transistor du bas est passant (car il s'agit d'un canal n) : donc S est relié à 0 V, ce qui se traduit par une sortie à 0.
- lorsque E est à 0, le transistor du haut est passant (car il s'agit d'un canal p), le transistor du bas est bloqué (car il s'agit d'un canal n) et donc "isolant" : donc S est relié à Vcc, ce qui se traduit par une sortie à 1.

Le schéma de principe précédent est respecté, et la fonction réalisée respecte la table de vérité d'un inverseur.

Comme pour les autres exemples, il ne s'agit que d'un principe, la réalisation effective étant plus complexe pour répondre à des exigences notamment électroniques : protection des circuits, impédances d'entrée et de sortie, protection aux décharges d'électricité statique à laquelle les transistors MOS sont particulièrement sensibles, etc... Néanmoins, la construction réelle inclut le principe décrit ici.

## PORTE ET

### Définition

Supposons maintenant que nous présentions deux jetons, chacun blanc ou noir, à notre joueur. Le rôle qu'on lui assigne est de présenter un jeton blanc, à la condition que l'un et l'autre jetons qui lui ont été présentés soient blancs. Sinon, il présente un jeton noir.

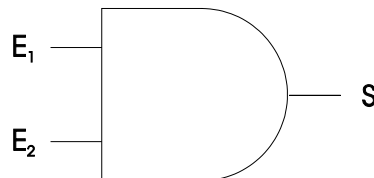
Il remplit encore une fonction, dont on peut présenter l'ensemble des possibilités par le tableau suivant :

Jeton présenté 1	Jeton présenté 2	Réponse
●	●	●
○	●	●
●	○	●
○	○	○

La fonction ainsi définie, qui a deux entrées, s'appelle la fonction *ET*. La table de vérité correspondante est :

Entrée 1	Entrée 2	Sortie
0	0	0
1	0	0
0	1	0
1	1	1

Sa symbolique est la suivante :



Les fonctions de ce type sont appelées *portes*. Là encore, il est parfaitement inutile d'apprendre par cœur leurs tables de vérité. Il suffit de bien comprendre la logique qui préside à leur élaboration pour retrouver inmanquablement le résultat de l'opération réalisée. Souvenez-vous de l'équivalence booléenne (issu de l'algèbre de Boole) : 0 = faux, 1 = vrai. En ayant ceci à l'esprit, la logique est la suivante :

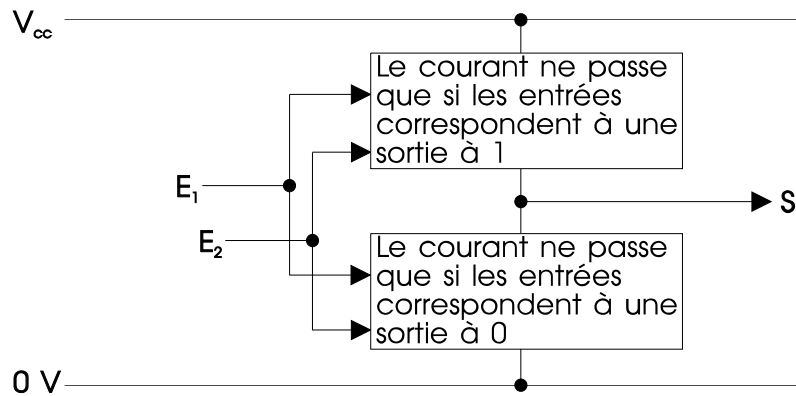
A ET B est vrai si A est vrai **ET** B est vrai. Sinon, A ET B est faux.

Traduit en 0 et 1 :

A ET B = 1 si A=1 et B=1, sinon A ET B = 0.

### Construction

Reprenons le schéma de principe présenté dans le chapitre de l'inverseur, qui s'applique également lorsqu'il y a plusieurs entrées (ici comme plus loin, deux fils qui se croisent sur le schéma ne sont électriquement connectés que si un point figure à leur intersection).

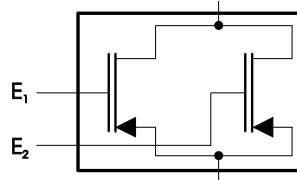


Le fait d'utiliser les transistors canal p dans l'ensemble relié à Vcc, et les transistors canal n dans l'autre, nous oblige à réaliser la porte ET à l'aide d'une porte intermédiaire, également très utilisée en logique : la porte *NET* (pour NON ET). Sa table de vérité est l'inverse de celle de ET :

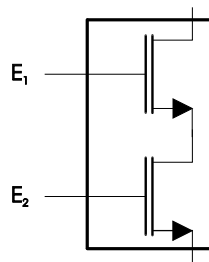
Entrée 1	Entrée 2	Sortie
0	0	1
0	1	1
1	0	1
1	1	0

On peut réaliser la fonction NET par câblage :

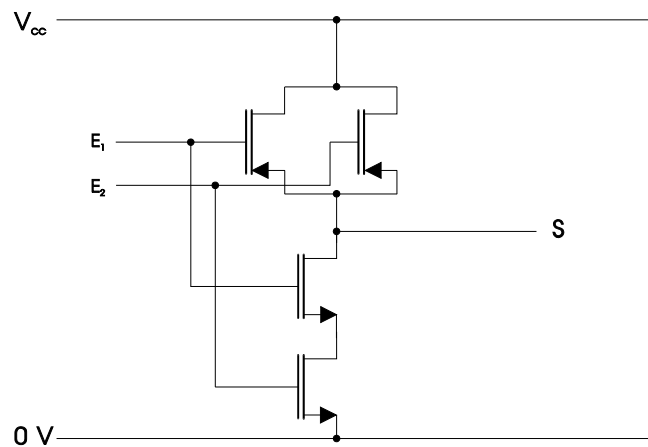
- Ensemble du haut : d'après la table de vérité, le courant doit passer sauf si les deux entrées sont à 1. Les transistors canal p de notre ensemble recevant les signaux d'entrée à leur grille, il y en aura toujours un passant, sauf lorsque les deux entrées seront à 1. Il suffit alors de les brancher en parallèle pour laisser passer le courant sauf lorsque les deux entrées sont à 1 :



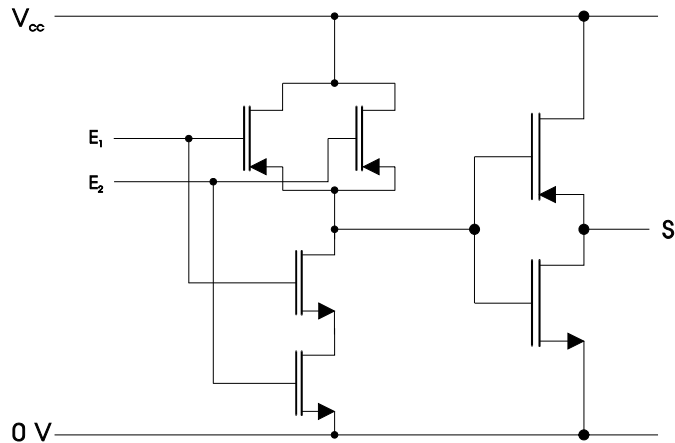
- Ensemble du bas : en appliquant aveuglément le principe d'antisymétrie, si on a deux transistors canal p en parallèle en haut, on a deux transistors canal n en série en bas (on peut même vérifier que ça marche) :



- Le tout nous donne le circuit NET suivant :



- Duquel on déduit le circuit ET en ajoutant un inverseur à la suite :



Par ailleurs, la porte ET, comme toutes les autres portes, peut avoir plus de deux entrées. La même logique s'applique alors pour la définition de sa table de vérité (sortie à 1 si l'entrée 1 ET l'entrée 2 ET l'entrée 3... ET l'entrée n sont à 1, sortie à 0 sinon). La construction reprend le même schéma que ci-dessus, mais en ajoutant autant de transistors que d'entrées supplémentaires dans chaque ensemble (par exemple, pour une porte ET à cinq entrées, cinq transistors canal p en parallèle dans l'ensemble du haut, cinq canal n en série dans celui du bas).

## PORTE OU

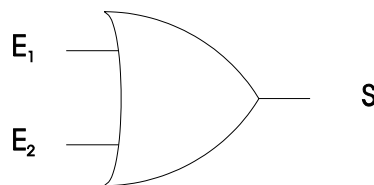
### Définition

Supposons que notre joueur doive maintenant présenter un jeton blanc, à la condition qu'un jeton **ou** l'autre qui lui ont été présentés soit(ent) blanc(s). Sinon, il présente un jeton noir. Précision : le "ou" **inclut** le cas où les deux jetons sont blancs (il s'agit du *ou inclusif*).

Par le même raisonnement que précédemment, cela donne la table de vérité suivante :

Entrée 1	Entrée 2	Sortie
0	0	0
0	1	1
1	0	1
1	1	1

La fonction définie s'appelle la fonction *OU*. Sa symbolique est la suivante :

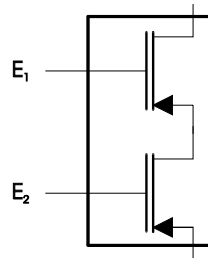


### Construction

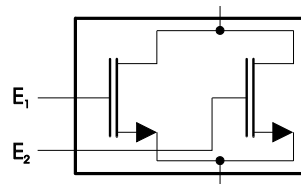
De la même manière que pour la porte ET, nous devons utiliser la porte intermédiaire NOU (NON OU), dont la table de vérité est :

Entrée 1	Entrée 2	Sortie
0	0	1
0	1	0
1	0	0
1	1	0

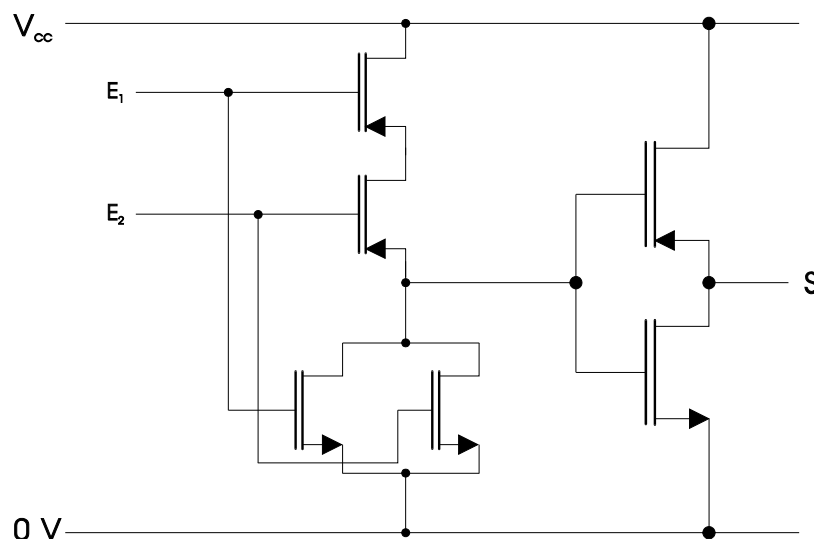
- Ensemble du haut : la sortie n'est à 1 que si les deux entrées sont à 0. Les transistors canal p sont alors tous les deux à 1 : en les reliant en série, on obtient le résultat escompté :



- Ensemble du bas : en appliquant aveuglément le principe d'antisymétrie, si on a deux transistors canal p en série en haut, on a deux transistors canal n en parallèle en bas :



- Comme pour la porte ET, on associe les deux ensembles, suivis d'un inverseur, pour obtenir le circuit OU suivant :



## PORTE XOU

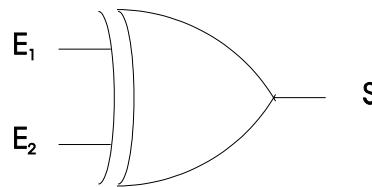
### Définition

Supposons que notre joueur, même fatigué, doive maintenant présenter un jeton blanc, à la condition que l'un **ou** l'autre des jetons qui lui ont été présentés soit blanc. Sinon, il présente un jeton noir. Précision : le "ou" **n'inclut pas** le cas où les deux jetons sont blancs (il s'agit du *ou exclusif*).

Par le même raisonnement que précédemment, cela donne la porte à deux entrées suivante :

Entrée 1	Entrée 2	Sortie
0	0	0
0	1	1
1	0	1
1	1	0

La fonction définie s'appelle la fonction *XOU*. Sa symbolique est la suivante :

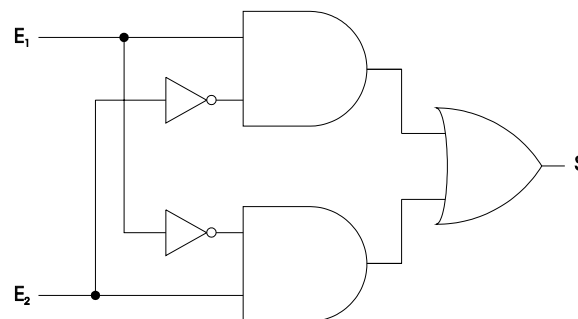


### Construction

La construction est basée sur la relation suivante (que vous pouvez vérifier) :

$$E_1 \text{ XOU } E_2 = (E_1 \text{ ET } \bar{E}_2) \text{ OU } (\bar{E}_1 \text{ ET } E_2)$$

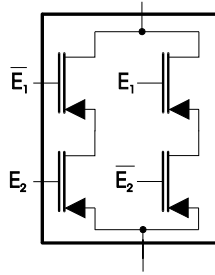
On pourrait donc établir le circuit de la façon suivante, en suivant à la lettre le schéma logique :



Aussi est-il possible de câbler directement un circuit, dans l'"esprit" CMOS :

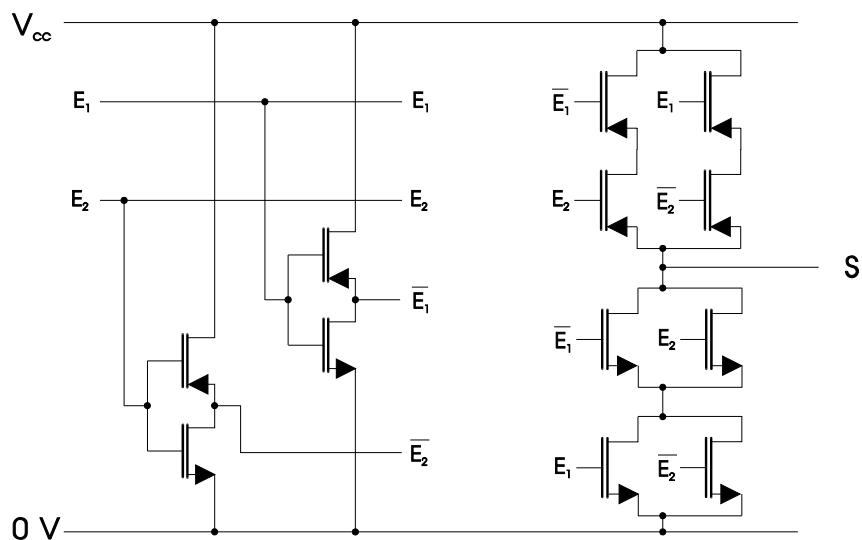
- L'ensemble du haut est réalisé à partir de la relation de définition, à l'aide des principes suivants :
    - le circuit XOU comprendra d'entrée deux inverseurs, fournissant les valeurs  $\bar{E}_1$  et  $\bar{E}_2$ , utilisées par les ensembles du haut et du bas.
    - La valeur E<sub>1</sub> (respectivement E<sub>2</sub>) de la formule ci-dessus est réalisée à partir du signal  $\bar{E}_1$  (respectivement  $\bar{E}_2$ ) commandant un transistor canal p. Inversement, la valeur  $\bar{E}_1$  (respectivement  $\bar{E}_2$ ) est réalisée à partir du signal E<sub>1</sub> (respectivement E<sub>2</sub>) commandant un transistor canal n. En effet, les transistors utilisés dans cet ensemble sont des transistors canal n, qui eux-même inversent la logique.
    - la fonction ET est réalisée par un montage série.
    - la fonction OU est réalisée par un montage parallèle.
- Cela donne (les connections entre les différents utilisateurs et les entrées ne sont pas dessinées, afin d'améliorer la lisibilité) :





Les transistors de gauche réalisent l'opération  $E_1$  ET  $E_2$ , ceux de droite l'opération  $\bar{E}_1$  ET  $E_2$ . La mise en parallèle des deux montages réalise bien  $(E_1$  ET  $E_2)$  OU  $(\bar{E}_1$  ET  $E_2)$ .

- Par une symétrie aveugle, on en déduit l'ensemble du bas, ce qui donne pour l'ensemble de la porte, inverseurs des entrées compris :



Voici les détails de l'application du principe d'antisymétrie :

Ensemble du haut	⇒	Ensemble du bas
$\bar{E}_1$ et $E_2$ en série	donc	$\bar{E}_1$ et $E_2$ en parallèle
$E_1$ et $\bar{E}_2$ en série	donc	$E_1$ et $\bar{E}_2$ en parallèle
$(\bar{E}_1$ et $E_2)$ en parallèle avec $(E_1$ et $\bar{E}_2)$	donc	$(\bar{E}_1$ et $E_2)$ en série avec $(E_1$ et $\bar{E}_2)$

En plus, ça marche !...

## AUTRES PORTES

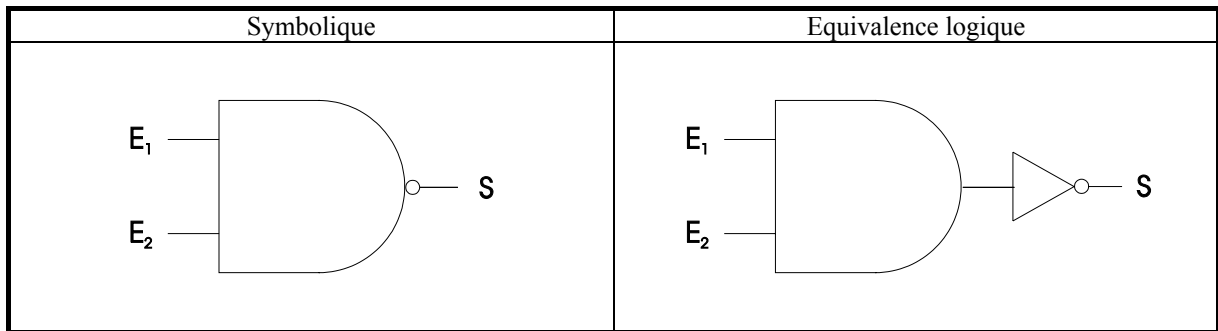
L'américanisation à outrance conduit à appeler *NOT* la fonction *NON*, *AND* la porte *ET*, *OR* la porte *OU* et *XOR* la porte *XOU*.

Par ailleurs, on peut associer directement chaque porte à un inverseur. Ce dernier est alors représenté par un petit cercle sur la symbolique de la porte. En fait, la symbolique de l'inverseur présentée en tête de chapitre est constituée :

- d'un triangle pointé vers la droite, ne représentant jamais qu'un amplificateur (réalisé par les transistors),
- suivi d'un rond, représentant lui la fonction inverseur.

Par exemple :

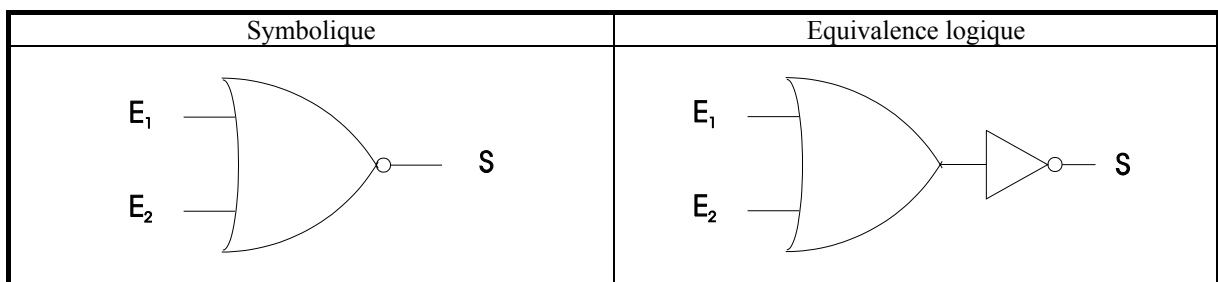
Porte *NET* :



Entrée 1	Entrée 2	Sortie
0	0	1
0	1	1
1	0	1
1	1	0

La construction de cette porte est bien sûr celle utilisée ci-dessus pour construire la porte ET.

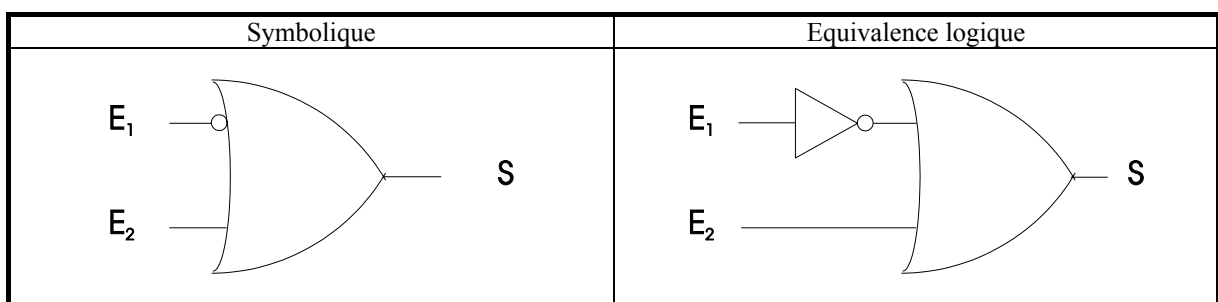
### Porte NOU :



Entrée 1	Entrée 2	Sortie
0	0	1
0	1	0
1	0	0
1	1	0

La construction de cette porte est bien sûr celle utilisée ci-dessus pour construire la porte OU.

### Exemple d'un autre cas :



Entrée 1	Entrée 2	Sortie
0	0	1
0	1	1
1	0	0
1	1	1

De manière générale, et cela sera vrai pour tous les circuits que nous verrons par la suite (portes ou circuits complexes), un rond blanc à l'entrée ou à la sortie d'un circuit signifie une inversion de sa valeur, c'est-à-dire qu'il est actif lorsqu'il est à 0.

## ARITHMETIQUE LOGIQUE

- OU est souvent noté comme une addition, car  $A \text{ OU } 0 = A$  ( $0 \text{ OU } 0 = 0$ ,  $1 \text{ OU } 0 = 1$ ), de la même manière que  $A + 0 = A$ .
- ET est souvent noté comme une multiplication, car  $A \text{ ET } 1 = A$  ( $0 \text{ ET } 1 = 0$ ,  $1 \text{ ET } 1 = 1$ ), de la même manière que  $A \cdot 1 = A$ .

Le parallèle ne s'arrête pas là : de la même manière qu'avec nos opérations usuelles, on a :

$$A \cdot (B + C) = A \cdot B + A \cdot C$$

C'est-à-dire :  $A \text{ ET } (B \text{ OU } C) = (A \text{ ET } B) \text{ OU } (A \text{ ET } C)$

Par ailleurs :

Théorème de Morgan :

$$\overline{A \cdot B \cdot C \dots} = \bar{A} + \bar{B} + \bar{C} \dots$$

$$\overline{A + B + C \dots} = \bar{A} \cdot \bar{B} \cdot \bar{C} \dots$$